

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

02484929 **Image available**

ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

PUB. NO.: 63-101829 [JP 63101829 A]

PUBLISHED: May 06, 1988 (19880506)

INVENTOR(s): HAMAGUCHI TSUNEO

HIRAI YOSHIHIKO

KANEKO SETSUO

APPLICANT(s): NEC CORP [000423] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 61-246653 [JP 86246653]

FILED: October 17, 1986 (19861017)

INTL CLASS: [4] G02F-001/133; G09F-009/30

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9
(COMMUNICATION -- Other)

JAPIO KEYWORD: R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS); R097
(ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS);
R124 (CHEMISTRY -- Epoxy Resins)

JOURNAL: Section: P, Section No. 758, Vol. 12, No. 341, Pg. 161,
September 13, 1988 (19880913)

ABSTRACT

PURPOSE: To improve yield by providing stages for removing a single crystal silicon substrate by polishing and fixing the removed surface by a 2nd adhesive agent having insulating characteristic to a transparent substrate, then removing a 1st adhesive agent and a holding substrate

CONSTITUTION: A silicon dioxide layer 3 having 1. μ m thickness is formed by thermal oxidation in the required part on the single crystal silicon substrate 4 and a liquid crystal driving circuit 24 is formed on the part where the single crystal is exposed. After polycrystal silicon is deposited on the silicon layer 3, EFTs are formed to form active elements 5. The element forming surface is adhered by a 1st adhesive layer 8 consisting of; for example, epoxy, etc., to the holding substrate 7. The single crystal silicon substrate 4 excluding the device layer is removed by mechanical chemical polishing. The polished surface is adhered and fixed by a 2nd adhesive layer 9 consisting of the epoxy and having an insulating characteristic to the transparent substrate 1 and after the substrate 7 is removed by polishing, etc., the adhesive layer 8 is removed by a plasma reactor.

DIALOG(R)File 352:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.
007507906 **Image available**
WPI Acc No: 1988-141839/198821
XRPX Acc No: N88-108314

**LCD with display and driver sections on single board - has pairs of
picture element electrodes and thin film silicon transistors on PCB, and
reference voltage electrode on second PCB**

Patent Assignee: NEC CORP (NIDE)
Inventor: HAMAGUCHI T; HIRAI Y; KANEKO S
Number of Countries: 005 Number of Patents: 005
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 268380	A	19880525	EP 87309216	A	19871019	198821 B
JP 63101829	A	19880506	JP 86246653	A	19861017	198824
US 4838654	A	19890613	US 87109227	A	19871016	198930
EP 268380	B1	19930303	EP 87309216	A	19871019	199309
DE 3784449	G	19930408	DE 3784449	A	19871019	199315
			EP 87309216	A	19871019	

Priority Applications (No Type Date): JP 86246653 A 19861017
Cited Patents: 5.Jnl.Ref; A3...8939; JP 60026932; No-SR.Pub; No-Citns.

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 268380	A	E	9		

Designated States (Regional): DE FR GB

US 4838654	A	7
------------	---	---

EP 268380	B1 E	11 G02F-001/133
-----------	------	-----------------

Designated States (Regional): DE FR GB

DE 3784449	G	G02F-001/133	Based on patent EP 268380
------------	---	--------------	---------------------------

Abstract (Basic): EP 268380 A

The LCD has a board having a reference voltage electrode on one surface, and a second board having, on a main surface, a lattice of conductive stripes and several pairs of a transistor and a picture element electrode. Each pair is disposed at each crossing part of the conductive stripes, and the transistors are thin film transistors using polycrystalline or amorphous semiconductor. A driving circuit drives the conductive stripes and is formed in a monocrystalline semiconductor as a form of semiconductor integrated circuit. A liquid crystal is interposed between one surface of the first board and the main surface of the second board.

ADVANTAGE - Requires small number of external connections, produces picture of improved quality. 2/7

Title Terms: LCD; DISPLAY; DRIVE; SECTION; SINGLE; BOARD; PAIR; PICTURE;
ELEMENT; ELECTRODE; THIN; FILM; SILICON; TRANSISTOR; PCB; REFERENCE;
VOLTAGE; ELECTRODE; SECOND; PCB

Index Terms/Additional Words: LCD; DISPLAY; DRIVE; SECTION; S

Derwent Class: P81; P85; U13; U14; W03

International Patent Class (Main): G02F-001/133

International Patent Class (Additional): G02F-001/13; G09F-009/30;
G09G-003/18

File Segment: EPI; EngPI

② 公開特許公報(A)

昭63-101829

⑤ Int. Cl.

G 02 F 1/133
G 09 F 9/30

識別記号

3 2 7
3 3 8

庁内整理番号

8205-2H
C-6866-5C

④ 公開 昭和63年(1988)5月6日

審査請求 未請求 発明の数 2 (全5頁)

⑧ 発明の名称 アクティブ・マトリックス液晶表示装置およびその製造方法

⑨ 特 願 昭61-246653

⑨ 出 願 昭61(1986)10月17日

⑦ 発 明 者	濱 口	恒 夫	東京都港区芝5丁目33番1号	日本電気株式会社内
⑦ 発 明 者	平 井	良 彦	東京都港区芝5丁目33番1号	日本電気株式会社内
⑦ 発 明 者	金 子	節 夫	東京都港区芝5丁目33番1号	日本電気株式会社内
⑦ 出 願 人	日本電気株式会社		東京都港区芝5丁目33番1号	
⑦ 代 理 人	弁理士 内 原 晋			

明 細 書

発明の名称

アクティブ・マトリックス液晶表示装置およびその製造方法

特許請求の範囲

(1) データ信号電極と走査信号電極とで定まる位置にアクティブ素子を設けた素子基板と対向電極を有する対向基板とが液晶を介して互いに対向して配置されてなるアクティブ・マトリックス液晶表示装置において、前記素子基板は保持基板に接着層を介してデバイス層が形成され、前記デバイス層には前記アクティブ素子と、液晶駆動回路のうち少なくとも一部が形成され、前記アクティブ素子は多結晶シリコンで形成され、前記液晶駆動回路は単結晶シリコンで形成されたことを特徴とするアクティブ・マトリックス液晶表示装置。

(2) データ信号電極と走査信号電極とで定まる位置にアクティブ素子を設けた素子基板と対向電極を有する対向基板とが液晶を介して互いに対向して

配置されてなるアクティブ・マトリックス液晶表示装置において、前記素子基板は単結晶シリコン基板の一主面の一部に制御された寸法と深さを有する絶縁体を形成した後多結晶シリコン膜を形成し、該多結晶シリコン膜に前記アクティブ素子を形成し、絶縁体の形成されている前記単結晶シリコン基板の一主面に液晶駆動回路のうち少なくとも走査側駆動回路とデータ側駆動回路を形成し、単結晶シリコン基板の前記主面側を第1の接着剤で保持基板に接着し、前記絶縁体が露出するまで、前記単結晶シリコン基板を裏面から研磨除去し、この面を絶縁性の第2の接着剤を介して、透明基板に固定した後、前記第1の接着剤と保持基板を除去することを特徴とするアクティブ・マトリックス液晶表示装置の製造方法。

発明の詳細な説明

(産業上の利用分野)

本発明は厚膜状の単結晶シリコン基板上に形成された電界効果型トランジスタを有するアクティブ・マトリックス液晶表示装置に関する。

(従来技術とその問題点)

近年、ツイスト・ネマティック型(TN型)を中心とした液晶表示装置(LCD)の応用が発展し、腕時計や電卓の分野で大量にもちいられている。また、情報端末、ワープロ等の用途に、ドットの組み合わせにより文字、図形等の任意表示が可能なマトリクス型も使われ始めている。マトリクス型LCDの構造は、ストライプ状の電極を有する基板2枚を、液晶を介して、各基板上の電極線が互いに垂直に交差するように対向して配置したものである。本型のLCDのX-Y端子を、マトリクス端子とよぶ。

このマトリクス型LCDの応用分野を広げるためには、表示容量の増大が必要である。しかし、従来のLCDの電圧透過率変化特性はその立ち上がりあまり急峻でないので、表示容量を増加させるために、マルチプレクス駆動の走査本数を増加させると、選択画素と非選択画素各々にかかる実効電圧比が低下する。この為、良好なコントラストが得られる視野角も著しく狭くなるので、従来のLCDでは、走査本数が60本位が限界であった。

(発明の目的)

本発明の目的はこのような従来の欠点を除去し、高歩留りでかつ高性能のアクティブ・マトリクス液晶表示装置を提供することにある。

(問題を解決するための手段)

本発明のアクティブ・マトリクス液晶表示装置はデータ信号電極と走査信号電極とで定まる位置にアクティブ素子を設けた素子基板と対向電極を有する対向基板とが液晶を介して互いに対向して配置されてなるアクティブ・マトリクス液晶表示装置において、前記素子基板は保持基板に接着層を介してデバイス層が形成され、前記デバイス層には前記アクティブ素子と液晶駆動回路のうち少なくとも一部が形成され、前記アクティブ素子は多結晶シリコンで形成され、前記液晶駆動回路は単結晶シリコンで形成されている構成を有している。

本発明のアクティブ・マトリクス液晶表示装置の製造方法はデータ信号電極と走査信号電極とで定まる位置にアクティブ素子を設けた素子基板と

このマトリクス型LCDの表示容量を大幅に増加させるために、LCDの各画素に液晶シッティング用のアクティブ素子を配置したアクティブ・マトリクス液晶表示装置が提案されている。アクティブ・マトリクス液晶表示装置試作品においては、絶縁体上に良質の結晶性をもった単結晶シリコンを形成することは困難であることと耐光性の点からアクティブ素子としては多結晶シリコンを半導体材料としてのFET構造の薄膜トランジスタ(TFT)が用いられている。

多結晶シリコンでは結晶性の点からアクティブ素子の駆動用ICを作ることは困難であるため、フラット・ディスプレイ般にはアクティブ素子と駆動回路は端子で接続する方法がとられていた。

しかし、400×600画素のディスプレイでは縦400本横640本の端子が出ているため1040箇所の接続と1040個のドライバが必要とされているように端子接続技術は限界に来ており、このためディスプレイの高密度、高性能化が計れないばかりかかなりのコストがこの接続工程にかかっている。

対向電極を有する対向基板とが液晶を介して互いに対向して配置されてなるアクティブ・マトリクス液晶表示装置の製造方法において、前記素子基板は単結晶シリコン基板の一主面の一部に制御された寸法と深さを有する絶縁体を形成した後多結晶シリコン膜を形成し、該多結晶シリコン膜に前記アクティブ素子を形成し、前記絶縁体の形成されていない、前記単結晶シリコン基板の一主面に液晶駆動回路のうち少なくとも走査側駆動回路とデータ側駆動回路を形成し、前記単結晶シリコン基板の一主面側を第一の接着剤で保持基板に接着し、前記絶縁体が露出するまで、前記単結晶シリコン基板を裏面から研磨除去し、除去した面を絶縁性の第2の接着剤を介して、透明基板に固定した後、前記第1の接着剤と保持基板を除去する工程を含んでいる。

(実施例)

次に、本発明について実施例に基づいて詳細に説明する。第1図は本発明のアクティブ・マトリクス液晶表示装置の第1の実施例の液晶画素部の断面

図であり、第2図は第1の実施例における素子基板の模式的平面図である。

この実施例は、データ信号電極21と走査信号電極20とで定まる位置に液晶画素スイッチング用のアクティブ素子5を設けた素子基板と対向電極14を有する対向基板15とが液晶層13を介して互いに向向して配置されてなるアクティブ・マトリックス液晶表示装置において、前記素子基板はデバイス層が透明基板1に接着されてなり、デバイス層には前記アクティブ素子5と液晶駆動回路24のうち走査側駆動回路22とデータ側駆動回路23が形成され、前記アクティブ素子5は多結晶シリコンで形成され、前記液晶駆動回路24は単結晶シリコンで形成されたアクティブ・マトリックス液晶表示装置である。

また、本実施例においては、走査側駆動回路22とデータ側駆動回路23はMOSトランジスタを用いて形成した。走査側駆動回路22とデータ側駆動回路23の代表的な概念的回路図を第6図と第7図に示した。

し、単結晶が露出している部分には液晶駆動回路24であるMOSICを形成し、二酸化シリコン層3上に多結晶シリコンを堆積した後電界効果トランジスタ(FET)を形成し、アクティブ素子5を形成した。かかる図を第3図に示す。

次に、素子形成面を例えばエポキシまたはポリイミドなどの第1の接着層8により、シリコンウェハ等の保持基板7に接着する。次にデバイス層を除く単結晶シリコン基板4をメカニカルケミカルポリシングで除去する。この場合のポリシングでは化学液として有機アミンを用いているために、二酸化シリコン層3は加工されないため、ポリシング加工を二酸化シリコン層3の深さで止めることができる。かかる図を第4図に示す。

次に、ポリシング加工面をエポキシまたはポリイミドからなる絶縁性の第2の接着層9で石英ガラス、ホウケイ酸ガラス、バイレックス系ガラスなどの透明基板1に接着固定し、保持基板7を研磨もしくはエッチングにより除去し、しかる後第1の接着層8をプラズマリアフトで除去する。かかる図を

走査側駆動回路は、走査電極の数だけシフトレジスタ32を有し、これらの各シフトレジスタに垂直同期信号26が入り、その出力走査信号をドライバ25に入れ、液晶の駆動に適した電圧に変換し、走査信号27として出力する。データ側駆動回路は、データ信号の数だけサンプルホールド回路28を有し、これらの各サンプルホールド回路は、ビデオ信号29を水平同期信号30でゲートを閉じてホールドし、この値をドライバに入れ、データ信号31として出力する。これからの回路は、通常のMOS-ICにみられるごとく、MOSトランジスタで構成される。従って、液晶画素スイッチング用のMOSトランジスタの形成プロセスと同じプロセスで形成される。

本実施例の製造方法は、次のとおりである。第3図～第5図は本発明のアクティブ・マトリックス液晶表示装置の製造方法の実施例を説明するため工程順に配置した素子基板の断面図である。

まず、単結晶シリコン基板6上に熱酸化により厚さ1 μ mの二酸化シリコン層3を所要の部分に形成

第5図に示す。このようにしてできた基板をITO等の対向電極14を全面に形成した対向基板15とガラスファイバ等のスペーサを介して組み合わせて、液晶セルとした。シールは通常のエポキシ系有機シールを行なった。このセルに液晶を注入し液晶層13とし封止することにより、本発明によるアクティブ・マトリックス液晶表示装置が得られる。かかる図を第1図に示す。

ここで素子基板と対向基板に対しラビングにより配向処理をおこなった。この場合、ポリイミド等の配向処理膜を塗布することが多いが不可欠ではないので第1図では、省略した。また液晶はTN型液晶であるZLI-1565(商品名、メルク社製)を用い、そのセル厚は8 μ m、偏向板は日東電工製のNPF-1100H(商品名)を用いた。このTN型液晶とこの偏向板を用いたLCDをスタティック駆動で駆動した場合、5:1のコントラスト比CRが得られる視野角は $\pm 50^\circ$ であった。

このような素子構成で400 \times 640画素、ピッチ0.05mmのアクティブ・マトリックス液晶表示装置を試

作したが、このアクティブ・マトリクス液晶表示装置はスタティック駆動時とほぼ同一の表示性能を示した。更に模擬信号として2000本走査時相当の信号まで印加したが、スタティック駆動時とほぼ同じ表示性能が得られた。駆動信号には、従来のMOSTランジスタ又はTFTを積層したアクティブ・マトリクス液晶表示装置に用いる信号と同様の信号を用いた。この表示装置に中間調を含むテレビ画面を出した場合、ほぼ忠実に階調を表現し、高コントラストであり、又、画面内でコントラスト斑は生じなかった。

本実施例によるパネルは駆動回路を積層している為、端子の数が1040本から10本と著しく減少し、端子の接続工程が著しく簡略になった。本パネルは小型であるので、ビデオカメラ等のビューファインダに適する。また後で述べる投射型ディスプレイに応用することにより1m×1m角の良好な投射画面を得た。中間調表示も良好であった。

次に本発明AM-LCDの応用例について述べる。上記の実施例で述べたものは、直視型のディス

プレイとしても、次のような投射型ディスプレイとしても用いられる。直視型に対し、1m×1m角程度の超大画面の表示としては、液晶パネルにキセノンランプ等からの強い光を照射してそれを投影する投射面持たディスプレイが適する。従来のレーザ熱書き込みの液晶パネルを用いた投射型ディスプレイの液晶パネルを本発明の液晶パネルと置き換えることにより、レーザ及びその駆動回路関係が必要なくなるので、小型の投射型ディスプレイが実現できる。投射光学系は従来のものを用いることができる。例えば、液晶パネルとして、400×640画素、ピッチ0.05mmの本発明のAM-LCDを用いれば、液晶パネルが著しく小型になる為、著しく小型の投射光学系が実現出来る。又、投射系には、通常のオーバーヘッド・プロジェクタ(いわゆるOHP)も用いることができる。

以上の説明は全てモノクロの画面であったが、通常おこなわれているように、対向基板上に、各画素に対応してRGB各ドットのカラーフィルタを形成することにより、容易に、カラー画面が直視

型、投射型ともに、得られる。また、投射型の場合は、本発明によるAM-LCDを3枚もちい、各々にRGB3枚のうちの1枚を組み合わせて、それらを合成してカラー画面を得ることも可能である。

(発明の効果)

以上説明したように、従来はアクティブ素子とその駆動回路が別であったために、端子の接続が必要であり、ディスプレイの高性能化が得られなかった。本発明によれば、周辺駆動回路を各画素のアクティブ素子と同一基板上に作製することにより、端子数の大幅減少ができ、また投射型に応用することにより、超小型の投射型ディスプレイも得られる。さらに、コントロール回路、信号処理回路をも同一基板上に作製することにより、少数の外付け受動部品のみでテレビ装置または情報端末装置を構成できる。

図面の簡単な説明

第1図は本発明のアクティブ・マトリクス液晶表示装置の実施例の液晶画素部の断面図であり、第2図はこの実施例における素子基板の模式的平面

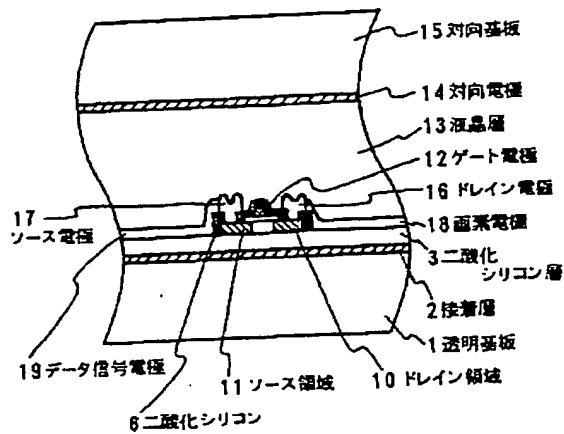
図である。第3図～第5図は本発明のアクティブ・マトリクス液晶表示装置の製造方法を説明するために工程順に配置した素子基板の断面図であり、第6図、第7図は各々走査側駆動回路と、データ側駆動回路の代表的な概念的回路図である。

1…透明基板、2…接着層、3…二酸化シリコン層、4…単結晶シリコン基板、5…アクティブ素子、6…二酸化シリコン、7…保持基板、8…第1の接着層、9…第2の接着層、10…ドレイン領域、11…ソース領域、12…ゲート電極、13…液晶層、14…対向電極、15…対向基板、16…ドレイン電極、17…ソース電極、18…画素電極、19…データ信号電極、20…走査信号電極、21…データ信号電極、22…走査側駆動回路、23…データ側駆動回路、24…液晶駆動回路、25…ドライバ、26…垂直同期信号、27…走査信号、28…サンプルホールド回路、29…ビデオ信号、30…水平同期信号、31…データ信号

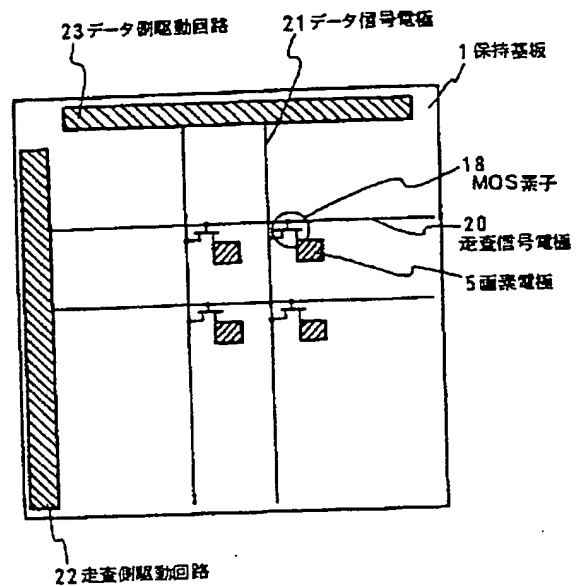
代理人 弁理士 内原 晋



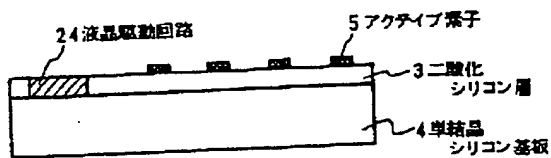
第 1 図



第 2 図



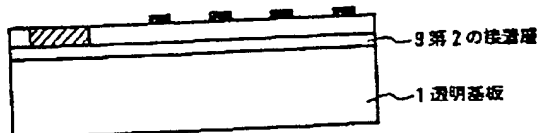
第 3 図



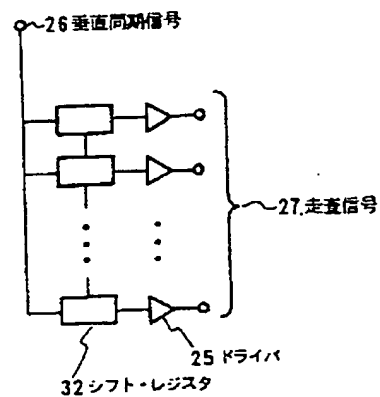
第 4 図



第 5 図



第 6 図



第 7 図

